

BEST AVAILABLE COPY

Taiwanese Patent Application No. 92120502

ABSTRACT PF DISCLOSE

This invention provides a method for growing Ge epitaxial layers on Si substrate using a combination of ultimate high vacuum chemical vapor deposition (UHVCVD) and in-situ high temperature annealing process.

This invention also provides a method, based on the principles of strained interfaces blocking the threading dislocation generated from the first epitaxial layer, to reduce the total thickness, dislocation density and surface roughness on the Ge epitaxial layers.

Firstly, precleaning the Si substrate in a standard cleaning procedure, dipping it with 10% HF solution and prebaking to remove its native oxidized layer. Subsequently, growing a high Ge-containing epitaxial layer, such as $Si_{0.1}Ge_{0.9}$, in a thickness of $0.8 \mu m$ on said Si substrate using ultra-high vacuum chemical vapor deposition under certain conditions. During the period of growing, many dislocations generated and located near the interface and in the low part of $Si_{0.1}Ge_{0.9}$, due to the large mismatch between this layer and Si substrate.

Furthermore, a subsequent $0.8 \mu m$ $Si_{0.05}Ge_{0.95}$ layers, and optionally a further $0.8 \mu m$ $Si_{0.02}Ge_{0.98}$ layer, are grown. The formed strained interfaces of said layers can bend and terminate the propagated upward dislocation very effectively. Finally a Ge film is grown on said layer.

【19】中華民國

【12】專利公報 (B)

【11】證書號數：I221009

【45】公告日：中華民國 93 (2004) 年 09 月 11 日

【51】Int. Cl.⁷：H01L21/324

發明

全 5 頁

【54】名稱：在矽晶片上成長鎢薄膜之方法

A METHOD FOR GROWING GE EPITAXIAL LAYERS ON SI
SUBSTRATE

【21】申請案號：092120502

【22】申請日期：中華民國 92 (2003) 年 07 月 28 日

【72】發明人：

羅廣禮	LUO, GUANGLI
楊宗炳	YANG, TSUNG HSI
張俊彥	CHANG, CHUN YEN
張翼	CHANG, EDWARD Y.

【71】申請人：

國立交通大學
新竹市東區大學路一〇〇一
號

NATIONAL CHIAO-TUNG UNIVERSITY

【74】代理人：何金塗 先生

何秋遠 先生

1

2

【57】申請專利範圍：

1. 一種於矽晶片上成長鎢磊晶之方法，
包括：
(1) 提供一潔淨平坦之矽晶片；
(2) 成長具有特定厚度之第一矽鎢磊
晶層，使其容納大量因晶格失配所
產生的線差排於該底部及界面處；
(3) 進行第一矽鎢磊晶層之即時高溫
退火，以進一步降低線差排密度；
(4) 成長第二及視需要之第三矽鎢磊
晶層，使其產生之應變界面阻擋第

5. 一磊晶層之向上傳遞之線差排，並
於兩次成長期間進行即時即時高溫
退火；
10. (5) 最後步驟，成長一純鎢薄膜作為
頂層；
其中，磊晶係於 350 至 650°C、成長
氣體壓力 20 至 100 壓托下，以超高
真空化學氣相磊晶法進行成長；
又，即時高溫退火處理係在 650 至
800°C 下進行 0.25 至 1 小時。

- 2.如申請專利範圍第1項之方法，其中步驟(1)矽晶片係以標準清洗步驟潔淨，經10%氫氟酸溶液浸濕，並於800°C下預烘10分鐘以去除俱生氧化層。
- 3.如申請專利範圍第1項之方法，其中第一矽鍺磊晶層為至少0.1微米以上之 $Si_{0.1}Ge_{0.9}$ 。
- 4.如申請專利範圍第1或3項之方法，其中第一矽鍺磊晶層為0.5至0.8微米之 $Si_{0.1}Ge_{0.9}$ 。
- 5.如申請專利範圍第1項之方法，其中第二矽鍺磊晶層為至少0.1微米以上之 $Si_{0.05}Ge_{0.95}$ 。
- 6.如申請專利範圍第1或5項之方法，其中第二矽鍺磊晶層為0.5至0.8微米之 $Si_{0.05}Ge_{0.95}$ 。
- 7.如申請專利範圍第1項之方法，其中視需要之第三矽鍺磊晶層為至少0.1微米以上之 $Si_{0.02}Ge_{0.98}$ 。
- 8.如申請專利範圍第1或7項之方法，其中視需要之第三矽鍺磊晶層為0.5至0.8微米之 $Si_{0.02}Ge_{0.98}$ 。
- 9.如申請專利範圍第1項之方法，其中第一矽鍺磊晶層之鍺含量可為70至90%。
- 10.如申請專利範圍第1項之方法，其中第二矽鍺磊晶層之鍺含量可為80至95%。
- 11.如申請專利範圍第1項之方法，其中磊晶成長溫度係於400°C下進行。
- 12.如申請專利範圍第1項之方法，其中即時高溫退火係於750°C下進行至少15分鐘。
- 13.如申請專利範圍第1或12項之方法，其中即時高溫退火之氛圍為氮氣，退火之氣體壓力為20毫托。
- 14.一種於矽晶片上成長鍺磊晶之方法，包括：
 - (1)提供一潔淨平坦之矽晶片；

- (2)成長具有特定厚度且鍺含量至少70%以上之第一矽鍺磊晶層；
- (3)進行第一矽鍺磊晶層之即時即時高溫退火；
5. (4)成長鍺含量更高之第二矽鍺磊晶層及視需要之第三矽鍺磊晶層，並於兩次成長期間進行即時高溫退火；
10. (5)於最上層磊晶表面，成長一純鍺薄膜；
15. 其中，磊晶層之鍺含量由第一矽鍺磊晶層、第二矽鍺磊晶層、視需要之第三矽鍺磊晶層至最上層之純鍺薄膜，係呈階梯式增加，係於350至650°C、成長氣體壓力20至100毫托下，以超高真空化學氣相磊晶法進行成長；又，即時高溫退火處理係在650至800°C下進行0.25至1小時。
20. 15.如申請專利範圍第14項之方法，其中步驟(1)矽晶片係以標準清洗步驟潔淨，經10%氫氟酸溶液浸濕，並於800°C下預烘10分鐘以去除俱生氧化層。
25. 16.如申請專利範圍第14項之方法，其中第一矽鍺磊晶層為至少0.1微米以上之 $Si_{0.1}Ge_{0.9}$ 。
30. 17.如申請專利範圍第14或16項之方法，其中第一矽鍺磊晶層為0.5至0.8微米之 $Si_{0.1}Ge_{0.9}$ 。
35. 18.如申請專利範圍第14項之方法，其中第二矽鍺磊晶層為至少0.1微米以上之 $Si_{0.05}Ge_{0.95}$ 。
20. 19.如申請專利範圍第14或18項之方法，其中第二矽鍺磊晶層為0.5至0.8微米之 $Si_{0.05}Ge_{0.95}$ 。
40. 21.如申請專利範圍第14或20項之方法，其中視需要之第三矽鍺磊晶層為至少0.1微米以上之 $Si_{0.02}Ge_{0.98}$ 。

為 0.5 至 0.8 微米之 $Si_{0.01}Ge_{0.98}$ 。

22. 如申請專利範圍第 14 項之方法，其中第一矽鋒磊晶層之鋒含量可為 70 至 90% 。

23. 如申請專利範圍第 14 項之方法，其中第二矽鋒磊晶層之鋒含量可為 80 至 95% 。

24. 如申請專利範圍第 14 項之方法，其中磊晶成長溫度係於 400°C 下進行。

25. 如申請專利範圍第 14 項之方法，其中即時高溫退火係於 750°C 下進行至少 5 分鐘。

26. 如申請專利範圍第 14 或 25 項之方法，其中即時高溫退火之氛圍為氮氣、退火之氣體壓力為 20 毫托。

27. 一種矽鋒磊晶半導體構造，包含一矽晶片，一鋒含量至少 70% 之第一矽鋒磊晶層，一較高鋒含量之第二矽鋒磊晶層，及視需要之第三矽鋒磊晶層且其鋒含量比第二矽鋒磊晶層更高，最上層為純鋒之薄膜，其特徵在於：第一矽鋒磊晶層可容納大量因晶格失配而產生之線差排於該層底部及界面，而第二矽鋒磊晶層及視需要之第三矽鋒磊晶層可利用其應變界面阻擋該第一矽鋒磊晶層線差排之往上传遞。

28. 一種矽鋒磊晶半導體構造，包含一矽晶片，一鋒含量至少 70% 之第一矽鋒磊晶層，一較高鋒含量之第二矽鋒磊晶層，及視需要之第三矽鋒磊晶層且其鋒含量比第二矽鋒磊晶層更高，最上層為純鋒之薄膜，其特徵在於：總磊晶層厚度可控制不大於 3.0 微米，且表面平整度俱佳而無須利用 CMP 進行表面平坦化。

29. 一種矽鋒磊晶半導體構造，包含一矽晶片，一鋒含量至少 70% 之第一矽鋒磊晶層，一較高鋒含量之第二矽鋒磊晶層，及視需要之第三矽鋒磊晶層且其鋒含量比第二矽鋒磊晶層更高，最上層為純鋒之薄膜，其特徵在於：利用申請專利範圍第 1 或 14 項之方法，線差排密度可控制不大於 $10^6/cm^2$ 。

30. 一種製作砷化鎵材料之方法，係於得自申請專利範圍第 1 或 14 項之方法的矽鋒磊晶，以該鋒層作為緩衝層，利用鋒與砷化鎵晶格匹配的特性，繼續成長一砷化鎵層。

31. 如申請專利範圍第 30 項之方法，其中砷化鎵材料可作為高頻元件及光學元件。

32. 如申請專利範圍第 30 項之方法，其中砷化鎵材料另可作為 III-IV 族材料之晶片及作為整合 III-IV 族與 IV 族之整合晶片。

圖式簡單說明：

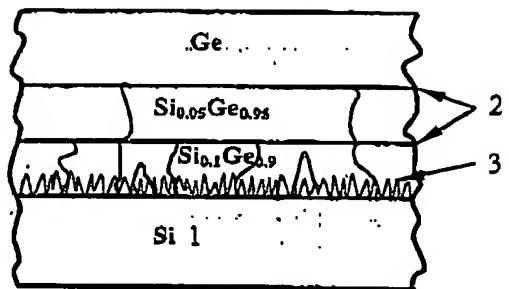
第 1 圖為本發明之線差排控制機制示意圖，其顯示鋒成長機制及表現出線差排的侷限化與應變界面阻擋差排之機制。

第 2 圖及第 3 圖為依據本發明實施樣品之穿透式電子顯微鏡影像，包括橫截面及表面，所獲得之鋒磊晶層總厚度約 2.6 微米、線差排密度約 $3 \times 10^6/cm^2$ ；亦即表示該鋒磊晶層厚度薄、線差排密度低。

第 4 圖依據本發明實施樣品之原子力顯微鏡分析其表面粗糙度，其表面經觀察得知非常平整，表面粗糙度僅為 3.2 奈米。



(4)

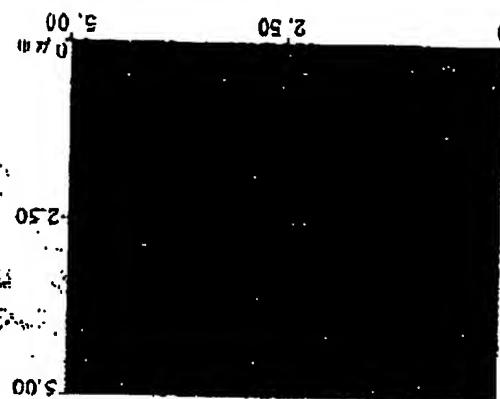


第1圖

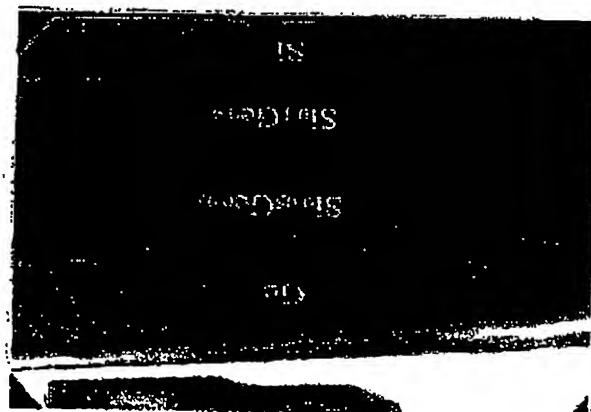


第2圖

第4圖



第3圖



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.